Université de Bretagne Occidentale

Faculté des Sciences & Techniques

LICENCE MENTION INFORMATIQUE

PARCOURS CONCEPTION ET DÉVELOPPEMENT D'APPLICATIONS

Semestre 6

ARCHITECTURES ET SYSTÈMES 2

Architectures 2

Présentation

Le cours décrit deux structures fondamentales utilisées dans les processeurs actuels : le pipeline et la hiérarchie mémoire. La problématique de la mesure des performances d'un processeur est introduite.

> technique de pipeline appliquée à la réalisation d'un processeur RISC de première génération : principe, aléas de données, de contrôle, structurelle, prédiction de branchement
> hiérarchie mémoire : cache et mémoire virtuelle
> mesures de performances

Au cours des travaux pratiques, les étudiants sont invités à modéliser une partie d'un processeur RISC *pipeliné* en utilisant le langage de description de matériel VHDL, puis à simuler le comportement de ces modèles.

3 crédits ECTS

Volume horaire

Travaux Pratiques : 10h
Travaux Dirigés : 8h
Cours Magistral : 10h

Compétences visées

> Comprendre la signification des caractéristiques techniques et de performances d'un ordinateur
> Evaluer l'adéquation d'un algorithme et une architecture matérielle de processeur

Bibliographie

1. D. Patterson, J. Hennessy, *Organisation et conception des ordinateurs (l'interface matériel/logiciel)*, Dunod
2. *Operating Systems : Internals and Design Principles*, William Stallings - Prentice Hall
3. *Programmation systèmes en C sous Linux: Signaux, Processus, threads, IPC et sockets*, Christophe Blaess, Eyrolles
4. *Unix, programmation et communication*, Jean-Marie Rifflet, Dunod

Modalités de contrôle des connaissances

Session 1 ou session unique - Contrôle de connaissances

Nature de l'enseignement	Modalité	Nature	Durée (min.)	Coefficient	Remarques
UE	CC	Travaux Pratiques		1/3	
UE	CT	Ecrit - devoir surveillé	90	2/3	

Session 2 : Contrôle de connaissances

Nature de l'enseignement	Modalité	Nature	Durée (min.)	Coefficient	Remarques
UE	CT	Ecrit - devoir surveillé	60	1	Pas de report de CC (même favorable).