

MASTER INFORMATIQUE

PARCOURS LOGICIELS POUR SYSTÈMES EMBARQUÉS

Semestre 9

S9 LSE System On Chip

Présentation

Cette UE permet d'aborder la programmation d'un *system-on-chip*

Objectifs

- Savoir configurer un *system-on-chip*
- Savoir modéliser et implanter une fonction matérielle dans un circuit configurable de type FPGA
- Savoir définir et mettre en œuvre des systèmes de communication entre des blocs fonctionnels disponibles au sein d'un *system-on-chip*
- Savoir écrire un pilote logiciel dédié à la communication avec une fonction matérielle

4 crédits ECTS

Volume horaire

Cours Magistral : 12h

Travaux Dirigés : 12h

Travaux Pratiques : 24h

Compétences visées

Savoir mettre en œuvre un circuit *system-on-chip*, éventuellement configurable, dans le cadre de systèmes embarqués.

Descriptif

- > Systèmes sur Puce (SoC): concept, fonctions, interconnexions internes, (bus, NoC)
- > SoC Programmable (configurable) type Xilinx Zynq, technologie FPGA et chaîne de développement, algorithmes de placement/routage
- > Interface logiciel/matériel : échange de données (entrées/sorties), pilotes de périphériques en relation avec une réalisation *hardware* implantée dans la partie FPGA
- > Langage de modélisation matériel VHDL

Bibliographie

ARM System-on-chip architecture, Steve Furber, Addison-Wesley

The Zynq Book Tutorials, L. Crockett, R. Zlliot, M. Enderwitz, R. Stewart, 2014

Modalités de contrôle des connaissances

Session 1 ou session unique - Contrôle de connaissances

Nature de l'enseignement	Modalité	Nature	Durée (min.)	Coefficient	Remarques
	CC	Travaux Pratiques		1/2	
	CT	Ecrit - devoir surveillé	120	1/2	

Session 2 : Contrôle de connaissances

Nature de l'enseignement	Modalité	Nature	Durée (min.)	Coefficient	Remarques
	CT	Ecrit - devoir surveillé	120	100%	

Langue d'enseignement

Français